



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원 번호 : 10-2002-0069084
Application Number

출원 년 월 일 : 2002년 11월 08일
Date of Application NOV 08, 2002

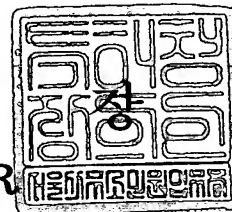
출원인 : 삼성전 자주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003 년 09 월 03 일

특 허 청

COMMISSIONER



액정 표시 장치용 인버터 장치.

【청구항 3】

제2항에 있어서,

상기 삼각파 리셋 수단은

상기 수직 시작 신호가 입력될 때마다 턴온되며, 턴온될 경우에는 상기 제1 트랜지스터를 턴온시키는 제2트랜지스터로 이루어지는

액정 표시 장치용 인버터 장치.

【청구항 4】

제3항에 있어서,

상기 제1트랜지스터는 pnp 바이폴라형이고 상기 제2트랜지스터는 npn 바이폴라형으로 구성되어 있는

액정 표시 장치용 인버터 장치.

【청구항 5】

제2항에 있어서,

상기 캐패시터의 충전 경로와 방전 경로는 서로 다르게 구성되어 있는

액정 표시 장치용 인버터 장치.

【청구항 6】

제2항에 있어서,

상기 비교 수단은

상기 캐패시터의 출력 노드 전압과 디밍 신호를 비교하여 상기 출력 노드 전압이 클 경우에는 하イレ벨을 출력시키고 상기 출력 노드 전압이 작을 경우에는 로우 레벨을 출력시키는 제2연산 증폭기로 이루어지는

액정 표시 장치용 인버터 장치.

【청구항 7】

제1항에 있어서,

상기 수직 시작 신호는 액정 표시 장치의 타이밍 제어부에서 제공되며, 상기 디밍 신호는 액정 표시 장치의 타이밍 제어부 또는 외부의 주변 보드에서 제공되는

액정 표시 장치용 인버터 장치.

【청구항 8】

충전과 방전을 주기적으로 반복하여 삼각파 신호를 생성하는 삼각파 발생 수단;

수직 시작 신호가 입력될 때마다 상기 삼각파 발생 수단의 삼각파의 발생을 리셋시키는 삼각파 리셋 수단;

상기 삼각파 발생 수단에서 생성된 삼각파 신호와 디밍 신호를 비교하여 소정의 온/오프 듀티비를 갖는 펄스폭변조 신호를 생성하는 비교 수단;

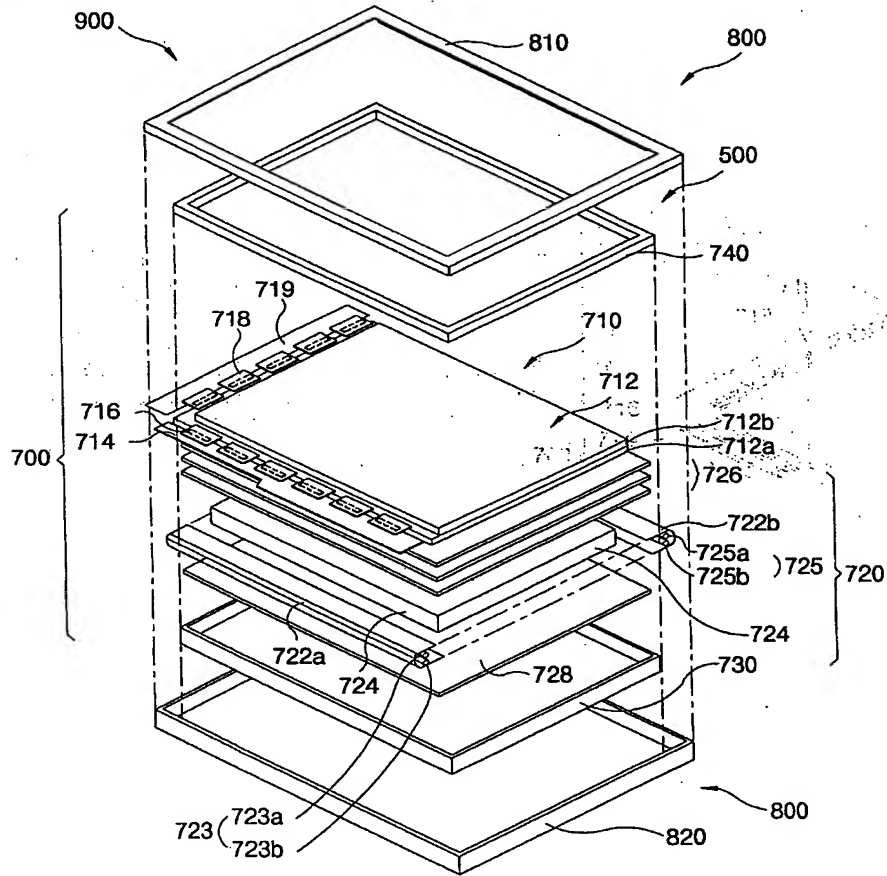
상기 펄스폭변조 신호에 따라 직류 전원의 출력을 온/오프 제어하는 전력
구동부; 및,

트랜스포머에 의해 상기 온/오프 신호를 고전압으로 변환하고, 변환된 고전
압의 신호를 램프 구동 신호로서 램프에 인가하는 승압부를 포함하는

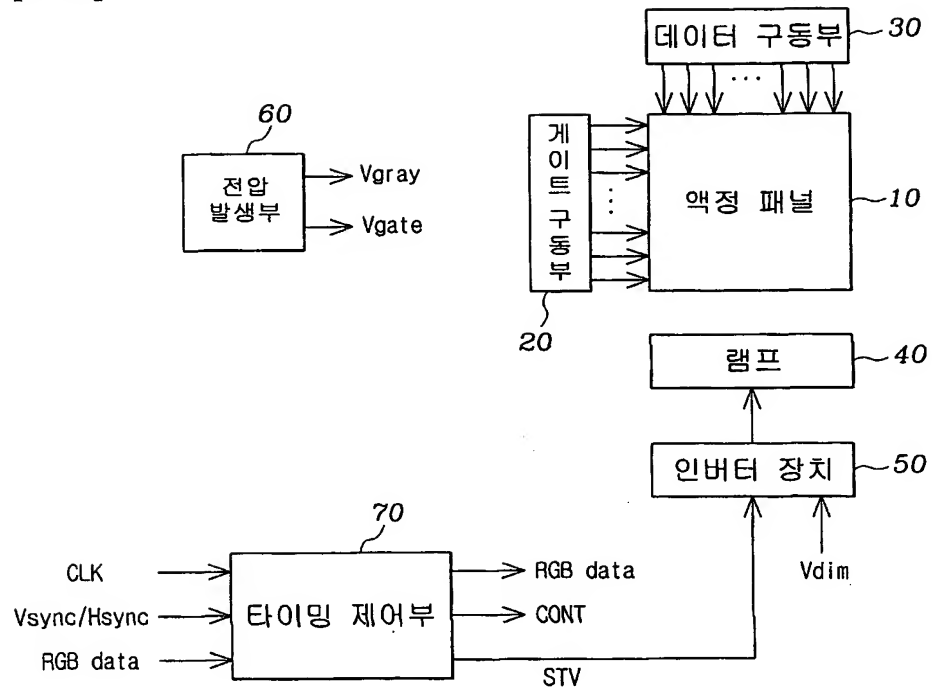
액정 표시 장치용 인버터 장치.

【도면】

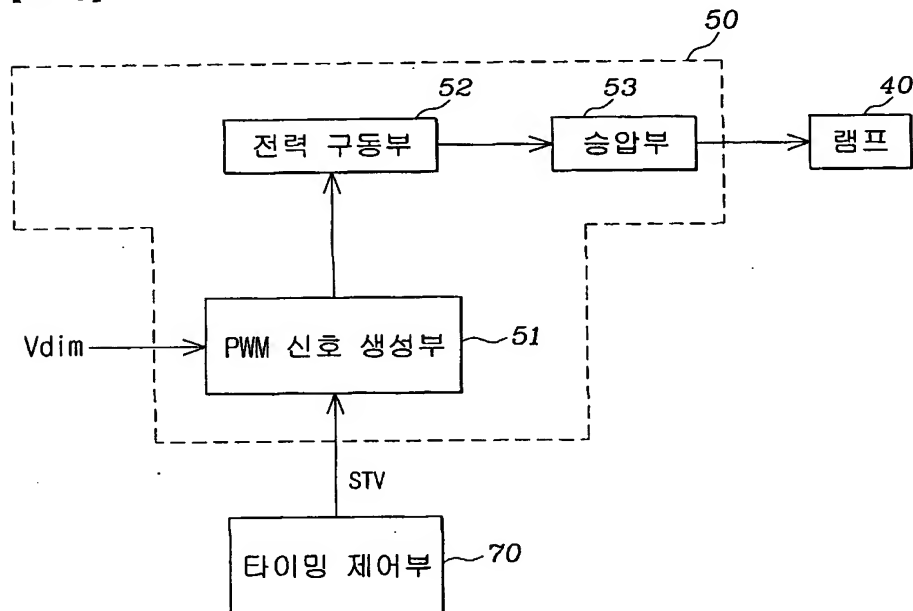
【도 1】



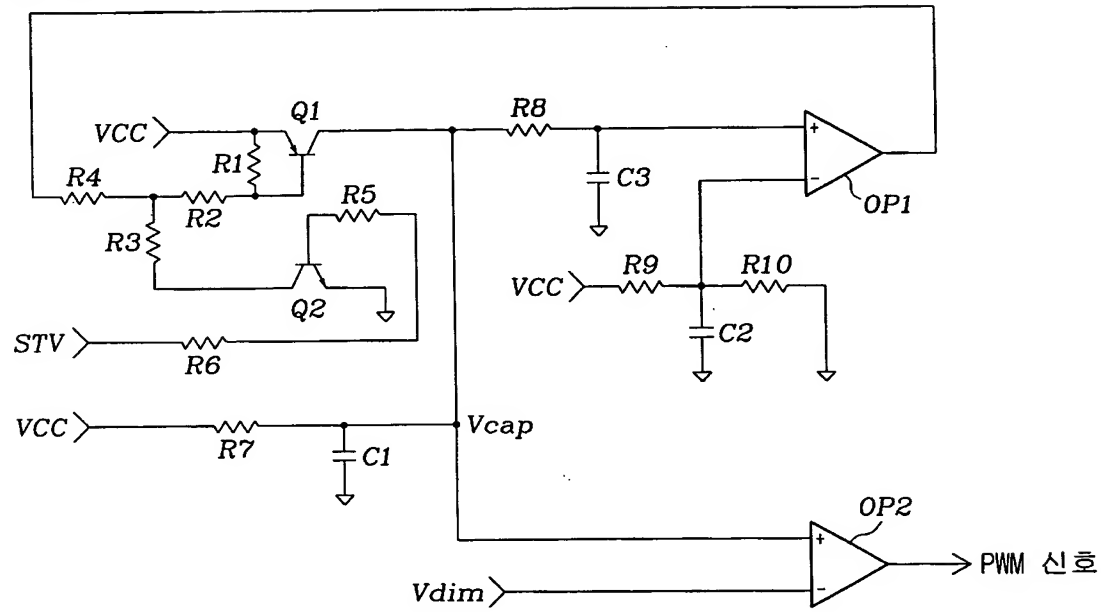
【도 2】



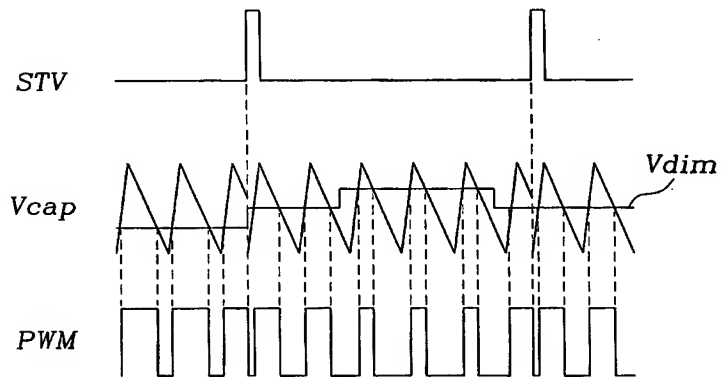
【도 3】



【도 4】



【도 5】





트랜지스터 기판(712a)과 컬러 필터 기판(712b) 사이에 주입된 액정의 배열각이 변화되고, 이렇게 변화된 배열각에 따라서 광투과도가 변경되어 원하는 화상 및 휘도가 얻어질 수 있다.

<34> 상기 액정 표시 패널(712)에서 액정의 배열각과 액정이 배열되는 시기를 제어하기 위하여 박막 트랜지스터의 게이트 라인과 데이터 라인에 구동 신호 및 타이밍 신호가 인가된다. 도시한 바와 같이, 상기 액정 표시 패널(712)의 한쪽에는 데이터 구동 신호의 인가 시기를 결정하는 연성 회로 기판의 일종인 데이터측 TCP(716)가 부착되어 있고, 다른 한쪽에는 게이트 구동 신호의 인가시기를 결정하기 위한 연성 회로 기판의 일종인 게이트측 TCP(718)가 부착되어 있다.

<35> 데이터측 인쇄회로기판(714) 및 게이트측 인쇄회로기판(719)은 액정 표시 패널(712)의 외부로부터 영상 신호를 입력받아 게이트 라인과 데이터 라인에 각각 구동 신호를 인가하며, 액정 표시 패널(712)의 데이터 라인측의 데이터 TCP(716)와 게이트 라인측의 게이트 TCP(718)에 각각 접속되어 있다.

<36> 상기 데이터측 인쇄 회로 기판(714)에는 컴퓨터 등과 같은 외부의 정보처리 장치(도시하지 않음)로부터 발생한 영상 신호를 입력받아 액정 표시 패널(712)에 데이터 구동 신호를 제공하기 위한 소스부가 형성되어 있고, 게이트측 인쇄회로 기판(719)에는 액정 표시 패널(712)의 게이트 라인에 게이트 구동 신호를 제공하기 위한 게이트부가 형성되어 있다.

<37> 즉, 데이터측 인쇄회로기판(714) 및 게이트측 인쇄회로기판(719)은 액정 표시 장치를 구동하기 위한 신호인 게이트 구동신호, 데이터 신호 및 이들 신호들을 적절한 시기에 인가하기 위한 복수의 타이밍 신호들을 발생시킨다. 상기 게이

트 구동신호는 게이트측 TCP(718)를 통하여 액정 표시 패널(712)의 게이트 라인에 인가되고, 상기 데이터 신호는 데이터 TCP(716)를 통하여 액정 표시 패널(712)의 데이터 라인에 인가된다.

<38> 상기 디스플레이 유닛(710)의 아래에는 디스플레이 유닛(710)에 균일한 광을 제공하기 위한 백라이트 어셈블리(720)가 구비되어 있다. 상기 백라이트 어셈블리(720)는 액정 표시 모듈(700)의 양단에 구비되어 광을 발생시키기 위한 제1 및 제2램프부(723, 725)를 포함한다. 상기 제1 및 제2램프부(723, 725)는 각각 제1 및 제2램프(723a, 723b), 제3 및 제4램프(725a, 725b)로 구성되고, 제1 및 제2램프 커버(722a, 722b)에 의해 각각 보호된다.

<39> 도광판(724)은 디스플레이 유닛(710)의 액정 표시 패널(712)에 대응하는 크기를 가지며, 상기 액정 표시 패널(712)의 아래에 위치하여 제1 및 제2램프부(723, 725)에서 발생된 광을 디스플레이 유닛(710)쪽으로 안내하면서 광의 경로를 변경한다.

<40> 상기 도광판(724)은 두께가 균일한 에지형이고, 제1 및 제2램프부(723, 725)는 광효율을 높이기 위하여 도광판(724)의 양단에 설치된다. 상기 제1 및 제2램프부(723, 725)의 램프의 갯수는 액정 표시 장치(900)의 전체적인 균형을 고려하여 적절하게 배열될 수 있다.

<41> 상기 도광판(724)의 위에는 도광판(724)으로부터 출사되어 액정 표시 패널(712)로 향하는 광의 휘도를 균일하게 하기 위한 복수 개의 광학시트들(726)이 구비되어 있다. 또한, 도광판(724)의 아래에는 도광판(724)으로부터 누설되는 광

을 도광판(724)으로 반사시켜 광의 효율을 높이기 위한 반사판(728)이 구비되어 있다.

<42> 상기 디스플레이 유닛(710)과 백라이트 어셈블리(720)는 수납 용기인 몰드 프레임(730)에 의해 고정 지지된다. 몰드 프레임(730)은 직육면체의 박스 형태를 가지며, 상부 면은 개구되어 있다.

<43> 또한, 디스플레이 유닛(710)의 데이터측 인쇄회로기판(714)과 게이트측 인쇄회로기판(719)을 몰드 프레임(730)의 외부로 절곡시키면서 몰드 프레임(730)의 저면부에 고정하여 디스플레이 유닛(710)이 이탈되는 것을 방지하기 위한 샤시(740)가 제공된다. 상기 샤시(740)는 액정 표시 패널(710)을 노출시키기 위해 개구되어 있으며, 측벽부는 내측 수직방향으로 절곡되어 액정 표시 패널(710)의 상부면 주변부를 커버한다.

<44> 이제 본 발명의 실시예에 따른 액정 표시 장치용 인버터 장치에 대하여 도면을 참고로 하여 상세하게 설명한다. 본 발명의 실시예에 따른 인버터 장치는 수직 시작 신호에 동기화시켜서 펄스폭변조 신호를 발생함에 특징이 있다.

<45> 아래에서, 도 2 내지 도 5를 참조하여 본 발명의 실시예에 따른 액정 표시 장치용 인버터 장치를 설명한다.

<46> 도 2에는 본 발명의 실시예에 따른 인버터 장치가 적용되는 액정 표시 장치의 전체 구성이 도시되어 있다.

<47> 상기 도 2에 도시되어 있듯이, 본 발명의 실시예에 따른 인버터 장치가 적용되는 액정 표시 장치는 액정 패널(10), 게이트 구동부(20), 데이터 구동부

(30), 램프(40), 인버터 장치(50), 전압 발생부(60) 및 타이밍 제어부(70)를 포함한다.

<48> 상기 액정 패널(10)은 화소 패턴이 형성된 기판을 포함하며, 이 기판에는 다수의 게이트 라인과, 상기 게이트 라인에 수직으로 교차하는 다수의 데이터 라인이 형성되어 있고, 상기 각 게이트 라인과 데이터 라인의 교차점에는 화소가 형성되어 있다. 상기 각 화소는 매트릭스(matrix) 형태로 배치되어 있다. 상기 각 화소는 게이트 라인과 데이터 라인에 게이트 전극과 소스 전극이 각각 연결되는 박막 트랜지스터와, 상기 박막 트랜지스터의 드레인 전극에 연결되는 화소 캐패시터(pixel capacitor) 및 스토리지 캐패시터(storage capacitor)를 포함한다. 이러한 화소 구조에서는 게이트 구동부(20)에 의해 각 게이트 라인을 순차적으로 선택하기 위한 게이트 전압이 인가되면, 해당 게이트 라인에 연결된 화소의 박막 트랜지스터가 턴온되고, 이어서, 상기 데이터 구동부(30)에 의해 각 데이터 라인에 화소 정보를 포함하는 화상 데이터 전압이 인가된다. 이 전압은 해당 화소의 박막 트랜지스터를 거쳐 화소 캐패시터와 유지 캐패시터에 인가되어, 이들 캐패시터가 구동됨으로써 소정의 표시 동작이 이루어진다.

<49> 상기 타이밍 제어부(70)는 외부의 그래픽 소스(graphic source, 도시하지 않음)로부터 입력되는 RGB 화상 데이터(RGB data), 수직 및 수평 동기 신호(Vsync/Hsync)와 클럭신호(CLK)를 제공받는다. 기본적으로, 상기 타이밍 제어부(70)는 상기 데이터 구동부(30)에서 요구되는 데이터 포맷(data format)에 맞게 상기 입력된 RGB 화상 데이터(RGB data)의 포맷을 변환하고, 상기 액정 패널(10)

을 구동하기 위해 상기 게이트 구동부(20)와 데이터 구동부(30)에서 사용될 제어 신호를 생성하여 출력시킨다. 또한, 상기 타이밍 제어부(70)는 수직 시작 신호(STV : vertical start signal)를 상기 인버터 장치(50)에 출력한다.

<50> 상기 전압 발생부(60)는 상기 액정 패널(10)의 데이터 라인과 게이트 라인에 실제로 인가되는 전압인 게조 전압(Vgray)과 게이트 전압(Vgate)을 각각 생성하여 출력시킨다. 여기서, 상기 게조 전압(Vgray)은 다수의 전압 레벨을 가지며, 상기 데이터 구동부(30)에 전송된다. 그리고, 상기 게이트 전압(Vgate)은 게이트 온(on) 전압과 게이트 오프(off) 전압으로 이루어지며, 상기 게이트 구동부(20)에 전송된다.

<51> 상기 게이트 구동부(20)는 액정 패널(10) 상의 소정 수의 게이트 라인을 각각 담당하는 다수의 게이트 구동 IC(도시하지 않음)로 이루어지며, 상기 타이밍 제어부(70)에서 제공되는 제어 신호(CONT)와 상기 전압 발생부(60)에서 제공되는 게이트 전압(Vgate)을 이용하여 상기 액정 패널(10) 상의 각 게이트 라인을 1 수평 주사 기간 단위로 차례로 주사한다. 예를 들어, 상기 게이트 구동부(20)는 주사하고자 하는 게이트 라인에 게이트 온 전압을 인가하고 나머지 게이트 라인에는 게이트 오프 전압을 인가하며, 게이트 온 전압의 인가 시간은 1 수평 주사 기간이다. 이와 같은 주사 과정은 모든 게이트 라인에 대해 순차적으로 행해진다.

<52> 상기 데이터 구동부(30)는 상기 액정 패널(10) 상의 소정 수의 데이터 라인을 각각 담당하는 다수의 데이터 구동 IC(도시하지 않음)로 이루어진다. 상기 데이터 구동부(30)는 상기 타이밍 제어부(70)로부터 공급되는 RGB 화상 데이터(RGB data)를 순차적으로 래치(latch)시켜서 점순차 방식의 데이터 배열을 선순차 방

식으로 바꾸고, 각 화상 데이터에 맞는 계조 전압(Vgray)을 선택하며, 이 선택된 전압들을 화상 데이터 전압으로서 상기 액정 패널(10) 상의 각 데이터 라인에 1 수평 주사 기간 단위로 인가한다. 하나의 화면, 즉 프레임(frame)은 수직 시작 신호(STV)의 펄스에 의해 구분되며, 데이터 구동부(30)에서의 상기 설명된 동작은 1 수평 주사 기간 단위로 1 프레임 동안 계속 수행된다. 또한, 이러한 동작은 모든 프레임에 대해 반복된다.

<53> 상기 인버터 장치(50)는 디밍 신호(Vdim)와 상기 타이밍 제어부(70)에서 출력되는 수직 시작 신호(STV)를 이용하여 램프 구동 신호를 생성하며, 상기 램프 구동 신호는 액정 패널(10)의 배면에 설치된 램프(40)의 발광을 제어한다. 여기서, 상기 디밍 신호(Vdim)는 타이밍 제어부(70)에서 제공될 수도 있고, 외부의 디스플레이 관련 주변 보드에서 제공될 수도 있다. 본 발명의 실시예에서는 외부의 주변 보드에서 상기 디밍 신호(Vdim)가 제공되는 것으로 가정하였으나, 본 발명의 기술적 범위는 여기에 한정되지 않는다. 상기 램프 구동 신호는 턴온 및 턴오프 구간을 가지며, 본 발명의 인버터 장치에서는 상기 램프 구동 신호의 온/오프 구간 듀티비를 조정함으로써 램프(40)의 광량, 즉 휘도가 제어될 수 있다. 상기 램프 구동 신호의 온/오프 듀티비는 상기 디밍 신호(Vdim)와 수직 시작 신호(STV)를 이용하여 생성되는 펄스폭변조 신호(PWM)에 의해 결정된다. 상기 설명된 본 발명의 인버터 장치(50)에서는 1 프레임의 시작을 나타내는 수직 시작 신호(STV)의 펄스가 발생할 때마다 상기 펄스폭변조 신호(PWM)를 생성하기 위한 기준 신호인 삼각파의 발생을 리셋시킴으로써, 상기 수직 시작 신호의 타이밍에 동기화된 펄스폭변조 신호가 생성되며, 이 펄스폭변조 신호에 의해 램프의 구동이 제



어되도록 함으로써 램프의 구동 주파수와 프레임의 시작을 알리는 수직 시작 신호의 위상이 서로 동일하게 한 것에 특징이 있다.

<54> 다음으로, 상기 인버터 장치(50)의 보다 상세한 구성 및 동작에 대해 도 3 내지 도 5를 참조하여 설명한다.

<55> 도 3에는 상기 도 2에 도시된 본 발명의 실시예에 따른 인버터 장치의 구성이 보다 상세하게 도시되어 있고, 도 4에는 상기 도 3에 도시된 PWM 신호 발생부를 실제 구현한 회로가 도시되어 있으며, 도 5에는 상기 도 4의 회로에서 사용되는 신호의 파형이 도시되어 있다.

<56> 상기 도 3에 도시되어 있듯이, 본 발명의 실시예에 따른 인버터 장치(50)는 PWM 신호 생성부(51), 전력 구동부(52) 및 승압부(53)를 포함한다. 상기 PWM 신호 생성부(51)는 상기 타이밍 제어부(70)로부터 수직 시작 신호(STV)를 입력받고, 외부의 주변 회로로부터 디밍 신호(Vdim)를 입력받아 소정의 온/오프 듀티비를 갖는 PWM 신호를 생성한다. 보다 구체적으로, 상기 PWM 신호 생성부(51)는 삼각파 신호를 생성하고, 이 삼각파 신호를 상기 디밍 신호(Vdim)와 비교하여 삼각파 신호가 디밍 신호(Vdim)보다 큰 구간에서는 온 레벨을 생성하고 삼각파 신호가 디밍 신호(Vdim)보다 작은 구간에서는 오프 레벨을 생성하여 소정의 온/오프 듀티비를 갖는 PWM 신호를 생성한다. 이 때, 상기 수직 시작 신호(STV)의 펄스가 발생할 때마다 상기 삼각파 신호의 삼각파의 발생이 리셋됨으로써 상기 PWM 신호는 수직 시작 신호(STV)의 타이밍에 동기화될 수 있다.

<57> 상기 PWM 신호는 전력 구동부(52)에 출력되며, 상기 전력 구동부(52)는 상기

PWM 신호의 턴온 구간 동안에 직류전원을 온/오프 스위칭하여 온/오프 레벨을 갖는 신호를 생성한다. 이 신호는 상기 승압부(53)에 출력되며, 상기 승압부(53)는 상기 온/오프 신호에 따라 정현파 신호를 생성한다. 또한, 상기 승압부(53)는 그 내부에 포함된 트랜스포머(transformer)에 의해 상기 생성된 정현파 신호의 전압을 고전압으로 변환하고, 상기 변환된 고압의 정현파 신호를 램프 구동 신호로서 상기 램프(40)에 인가한다.

<58> 도 4를 참조하면, 상기 PWM 신호 생성부(51)를 실제로 구현한 회로가 도시되어 있다.

<59> 도 4에서, 트랜지스터(Q1, Q2)는 스위칭 소자로서 동작하며, 연산 증폭기(OP1, OP2)는 비교기로서 동작한다. 전원 전압(VCC)은 양(+)의 전압이며, 전원 전압(VEE)은 음(-)의 전압이다. 캐패시터(C1)는 충방전을 반복하여, 반복되는 충방전에 의해 그 출력 노드의 전압(Vcap)을 통해 삼각파 신호가 생성된다. 수직 시작 신호(STV)는 저항(R6, R5)을 거쳐 트랜지스터(Q2)의 베이스에 입력되며, 상기 트랜지스터(Q2)의 에미터는 그라운드(ground)에 연결되고 컬렉터는 저항(R3, R2)을 거쳐 트랜지스터(Q1)의 베이스에 연결되어 있다. 상기 트랜지스터(Q1)의 에미터는 전원 전압(VCC)에 연결되어 있고 컬렉터는 상기 캐패시터(C1)와 연결되어 있다. 또한, 상기 캐패시터(C1)에는 전원 전압(VEE)이 저항(R7)을 경유하여 연결되어 있다. 상기 캐패시터(C1)의 출력 노드의 전압(Vcap)은 연산 증폭기(OP2)의 (+)단자에 입력되고, 상기 연산 증폭기(OP2)의 (-)단자에는 디밍 신호(Vdim)가 입력된다. 상기 연산 증폭기(OP1)에 연결된 저항(R8, R9, R10)은 바이어스 조건을 제공하기 위한

것이며, 캐패시터(C3, C2)는 노이즈 성분을 제거하기 위한 것이다. 상기 연산 증폭기(OP1)의 출력 신호는 저항(R4)을 거쳐 트랜지스터(Q1)의 베이스에 입력된다. 여기서, 상기 트랜지스터(Q1)는 pnp 바이폴라형이고, 상기 트랜지스터(Q2)는 npn 바이폴라형이지만, 본 발명의 기술적 범위는 여기에 한정되지 않으며, 당업자에 의해 용이하게 설계를 변경하는 것이 가능하다.

<60> 상기 도 4의 회로는 크게 삼각파 신호를 생성하기 위한 트랜지스터(Q1), 연산 증폭기(OP1) 및 캐패시터(C1)와, 수직 시작 신호(STV)에 따라 삼각파 신호의 발생을 리셋(reset)시키기 위한 트랜지스터(Q2)와, 삼각파 신호와 디밍 신호(Vdim)를 비교하여 PWM 신호를 생성하는 연산 증폭기(OP2)로 이루어진다.

<61> 초기 조건에 의해 트랜지스터(Q1)가 턴온 되면, 전원 전압(VCC)이 캐패시터(C1)에 인가되어 캐패시터(C1)에서는 충전이 이루어진다. 상기 캐패시터(C1)의 충전에 의해 출력 노드의 전압(Vcap)은 급속하게 증가하며, 연산 증폭기(OP1)는 상기 전압(Vcap)과 초기 설정된 바이어스 전압을 비교하여 상기 전압(Vcap)이 일정값 이상으로 증가하면 하이 레벨(high level)을 출력시킨다. 상기 연산 증폭기(OP1)의 하이 레벨 출력에 의해 트랜지스터(Q1)는 턴오프되며, 전원 전압(VCC)이 캐패시터(C1)에 인가되지 않는다. 따라서, 상기 캐패시터(C1)는 충전된 에너지를 음(-)의 전압인 전원 전압(VEE)쪽으로 방전시킨다. 상기 캐패시터(C1)의 방전에 의해 출력 노드의 전압(Vcap)이 일정 값 이하로 떨어지면, 연산 증폭기(OP1)는 로우 레벨을 출력시키며, 상기 연산 증폭기(OP1)의 로우 레벨 출력에 의해 트랜지스터(Q1)는 턴온된다. 따라서, 상기 캐패시터(C1)에는 전원

전압(VCC)이 공급됨으로써, 상기 캐패시터(C1)는 주기적으로 충전과 방전을 반복한다. 상기 캐패시터(C1)의 출력 노드 전압(Vcap)은 도 5에 도시되어 있으며, 삼각파를 나타내고 있다. 또한, 상기 캐패시터(C1)의 충전 경로와 방전 경로가 다르게 구성되어 있기 때문에, 삼각파의 상승 각도와 하강 각도는 서로 다르다.

<62> 한편, 도 5에 도시된 바와 같이, 수직 시작 신호(STV)는 1 프레임마다 하나의 펄스를 발생시킨다. 상기 수직 시작 신호(STV)의 펄스가 상기 트랜지스터(Q2)에 입력되면, 트랜지스터(Q2)는 턴온되고, 그라운드 전위가 상기 트랜지스터(Q1)의 베이스에 인가된다. 따라서, 상기 트랜지스터(Q1)는 턴온되며, 전원 전압(VCC)이 캐패시터(C1)에 인가된다. 즉, 수직 시작 신호(STV)의 펄스가 입력될 때마다 상기 캐패시터(C1)는 충전을 시작하며, 따라서, 상기 출력 노드의 전압(Vcap)은 삼각파의 발생을 시작한다.

<63> 상기 연산 증폭기(OP2)는 삼각파를 발생하는 캐패시터(C1)의 출력 노드의 전압(Vcap)과 디밍 신호(Vdim)를 비교하며, 도 5에 도시된 바와 같이, 상기 전압(Vcap)이 디밍 신호(Vdim)보다 큰 구간에서는 하이 레벨(high level)을 출력시키고, 그 반대의 경우에는 로우 레벨(low level)을 출력시킨다. 따라서, 상기 연산 증폭기(OP2)에서는 디밍 신호(Vdim)에 따라 소정의 온/오프 듀티비를 갖는 PWM 신호가 얻어지며, 상기 PWM 신호는 수직 시작 신호(STV)에 의해 동기화되어 있다.

<64> 결과적으로, 본 발명의 실시예에 따른 인버터 장치에서는, 수직 시작 신호에 의해 상기 PWM 신호가 동기화되어 있으며, 상기 PWM 신호에 의해 램프 구동

신호가 만들어지므로 램프 구동 주파수는 상기 수직 시작 신호의 위상과 정확하게 동기화될 수 있다.

【발명의 효과】

<65> 이상으로 설명된 바와 같이, 본 발명의 액정 표시 장치용 인버터 장치에서는 수직 시작 신호를 이용하여 삼각파의 발생 시점을 리셋시킴으로써 수직 시작 신호의 펄스가 발생할 때마다 PWM 신호가 그에 동기화되어 온/오프 구간을 생성하며, 결과적으로, 램프 구동 신호의 구동 주파수가 수직 시작 신호의 타이밍에 동기화될 수 있다. 따라서, 상기 수직 시작 신호의 주파수와 램프의 구동 주파수의 차이로 인한 맥놀이 현상이 제거될 수 있다.

<66> 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

【특허청구범위】**【청구항 1】**

충전과 방전을 주기적으로 반복하여 삼각파 신호를 생성하는 삼각파 발생 수단;

수직 시작 신호가 입력될 때마다 상기 삼각파 발생 수단의 삼각파의 발생을 리셋시키는 삼각파 리셋 수단; 및,

상기 삼각파 발생 수단에서 생성된 삼각파 신호와 디밍 신호를 비교하여 소정의 온/오프 듀티비를 갖는 펄스폭변조 신호를 생성하는 비교 수단을 포함하는 액정 표시 장치용 인버터 장치.

【청구항 2】

제1항에 있어서,

상기 삼각파 발생 수단은

방전 경로로서 음의 전원 전압이 연결되며, 출력 노드의 전압을 상기 비교 수단에 제공하는 캐패시터;

턴온될 경우에 양의 전원 전압을 상기 캐패시터에 인가하도록 구성된 제1 트랜지스터; 및,

상기 캐패시터의 출력 노드의 전압이 일정 값 이상일 경우에는 상기 제1 트랜지스터를 턴오프시키고, 일정 값 이하일 경우에는 상기 제1 트랜지스터를 턴온시키는 제1연산 증폭기를 포함하는



1020020069084

출력 일자: 2003/9/8

【서지사항】

【서류명】 특허출원서
【권리구분】 특허
【수신처】 특허청장
【참조번호】 0001
【제출일자】 2002.11.08
【발명의 명칭】 액정 표시 장치용 인버터 장치
【발명의 영문명칭】 AN INVERTER APPARATUS FOR A LIQUID CRYSTAL DISPLAY

【출원인】

【명칭】 삼성전자 주식회사
【출원인코드】 1-1998-104271-3

【대리인】

【명칭】 유미특허법인
【대리인코드】 9-2001-100003-6
【지정된변리사】 김원근 , 박종하
【포괄위임등록번호】 2002-036528-9

【발명자】

【성명의 국문표기】 문승환
【성명의 영문표기】 MOON, SEUNG HWAN
【주민등록번호】 650315-1932318
【우편번호】 449-843
【주소】 경기도 용인시 수지읍 상현리 현대6차아파트 205동 1504호(만현마을)

【국적】 KR

【취지】 특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인 유미특허법인 (인)

【수수료】

【기본출원료】	20 면	29,000 원
【가산출원료】	5 면	5,000 원
【우선권주장료】	0 건	0 원
【심사청구료】	0 항	0 원
【합계】	34,000 원	



1020020069084

출력 일자: 2003/9/8

【첨부서류】

1. 요약서·명세서(도면)_1통

**【요약서】****【요약】**

본 발명은 램프의 점등 듀티비(duty ratio)에 따라 액정 패널 배면에 설치된 램프의 휘도를 제어하는 액정 표시 장치용 인버터 장치에 관한 것이다.

본 발명에 따른 인버터 장치는, 충전과 방전을 주기적으로 반복하여 삼각파 신호를 생성하는 삼각파 발생 수단; 수직 시작 신호가 입력될 때마다 상기 삼각파 발생 수단의 삼각파의 발생을 리셋시키는 삼각파 리셋 수단; 및, 상기 삼각파 발생 수단에서 생성된 삼각파 신호와 디밍 신호를 비교하여 소정의 온/오프 듀티비를 갖는 펄스폭변조 신호를 생성하는 비교 수단을 포함한다.

상기 설명한 본 발명의 액정 표시 장치용 인버터 장치에서는 상기 삼각파 리셋 수단이 수직 시작 신호가 입력될 때마다 삼각파의 발생 시점을 리셋시킴으로써 수직 시작 신호의 펄스가 발생할 때마다 상기 비교 수단은 상기 수직 시작 신호에 동기화시켜서 소정의 온/오프 듀티비를 갖는 펄스폭변조 신호를 생성하며, 결과적으로, 상기 펄스폭변조 신호를 이용하여 만들어지는 램프 구동 신호의 구동 주파수가 수직 시작 신호의 타이밍에 동기화될 수 있다. 따라서, 상기 수직 시작 신호의 주파수와 램프의 구동 주파수의 차이로 인한 맥놀이 현상이 제거될 수 있다.

【대표도】

도 4



1020020069084

출력 일자: 2003/9/8

【색인어】

백라이트(backlight), 인버터(inverter), 수평선 얼룩, water fall, 램프 점등 듀
티, 수직 시작 신호(STV)



【명세서】

【발명의 명칭】

액정 표시 장치용 인버터 장치{AN INVERTER APPARATUS FOR A LIQUID CRYSTAL DISPLAY}

【도면의 간단한 설명】

도 1은 본 발명의 인버터 장치가 적용되는 액정 표시 장치의 패널 구조를 개략적으로 나타낸 도면.

도 2는 본 발명의 인버터 장치가 적용되는 액정 표시 장치의 구성을 나타낸 도면.

도 3은 상기 도 2에 도시된 본 발명의 인버터 장치를 보다 상세하게 나타낸 도면.

도 4는 상기 도 3에 도시된 PWM 신호 생성부의 상세 회로를 나타낸 도면.

도 5는 상기 도 4의 PWM 신호 생성부에 사용된 주요 신호의 파형을 나타낸 도면.

(도면의 주요 부분에 대한 부호의 설명)

10 : 액정 패널

20 : 게이트 구동부

30 : 데이터 구동부

40 : 램프

50 : 인버터 장치

60 : 전압 발생부

70 : 타이밍 제어부

51 : PWM 신호 생성부

52 : 전력 구동부

53 : 승압부

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<12> 본 발명은 액정 표시 장치용 인버터 장치에 관한 것으로서, 더욱 상세하게는 램프의 점등 듀티비(duty ratio)에 따라 액정 패널 배면에 설치된 램프의 휘도를 제어하는 인버터 장치로서, 타이밍 제어부에서 출력되는 수직 시작 신호의 타이밍에 동기화시켜서 펄스폭변조(PWM : pulse width modulation) 신호를 생성하고 이 펄스폭변조 신호에 따라 램프의 점등이 이루어지도록 한 인버터 장치에 관한 것이다.

<13> 최근, 퍼스널 컴퓨터(personal computer)나 텔레비전 등의 표시 장치 분야에서 대화면화, 경량화, 박형화가 요구되고 있으며, 이러한 요구를 충족시키기 위하여 음극선관(CRT : cathode-ray tube) 대신에 액정 표시 장치(LCD : liquid crystal display)와 같은 플랫 패널 표시 장치(flat panel display)가 개발되어 데스크톱 컴퓨터의 표시 장치, 액정 텔레비전 등의 분야에서 실용화되고 있다.

<14> 액정 표시 장치의 패널은 매트릭스 형태로 화소 패턴이 형성된 기판과 그에 대향하는 기판으로 이루어진다. 상기 두 기판 사이에는 이방성 유전율을 갖는 액정 물질이 주입된다. 상기 두 기판 사이에는 전기장(electric field)이 인가되고, 이 전기장의 세기를 조절함으로써 기판을 투과하는 빛의 양이 제어되어 원하는 화상(image)의 표시가 가능해진다.

- <15> 이러한 액정 표시 장치는 자체 발광형 표시 장치가 아니며, 액정 패널의 배면에 설치된 램프가 광원으로서 동작하도록 구성되어 있다.
- <16> 액정 표시 장치에서 높은 표시 품질이 요구되면서, 필요에 따라 상기 램프의 휘도를 조절할 수 있는 디밍(dimming) 기능이 요구되고 있다. 이러한 디밍 기능은 동영상 표시에서 특히 유용하다. 램프의 휘도를 조절하기 위해서는, 램프에 흐르는 전류의 세기를 변화시키는 방법과, 상기 램프 전류의 크기를 일정하게 유지한 상태에서 상기 전류의 온/오프 듀티비(duty ratio)를 변화시키는 방법이 가능하다. 전자의 방법은 램프에 낮은 휘도가 요구될 때, 램프에 공급되는 전류의 크기가 작아져서 램프의 점등이 매우 불안정하며 램프가 쉽게 턴오프되는 현상이 발생하는 문제점이 있다. 이에 반해, 후자의 방법은 온/오프 구간의 듀티비를 조절하여 램프의 광량, 즉, 휘도를 쉽게 제어할 수 있다.
- <17> 그러나, 상기 후자의 방법에서는 상기 온/오프 듀티비가 액정 패널의 표시 구동 주파수인 프레임 주파수의 정수배에 정확하게 일치하지 않으면, 화면의 상하 방향으로 얼룩 무늬가 천천히 올라가거나 내려가는 '수평선 얼룩(water fall)' 현상이 발생한다. 예를 들어, 프레임 주파수가 60Hz이고, 램프 전류의 온/오프 듀티비가 65Hz일 경우, 이 두 주파수의 차이인 5Hz로 화면 상에서 움직이는 수평선 얼룩이 발생한다. 매우 극단적인 경우에는 상기 차이가 0.1Hz이더라도 수평선 얼룩이 발생한다. 비록 수평선 얼룩이 0.1Hz로 화면 상에서 움직인다고 하더라도 이것은 사람의 눈으로 식별될 수 있다.

<18> 따라서, 종래의 액정 표시 장치에서는 화면의 프레임 주파수와 램프의 온/오프 점등 주파수 사이의 위상이 정확하게 일치하지 않아서 수평선 얼룩이 발생하는 문제점이 있다.

【발명이 이루고자 하는 기술적 과제】

<19> 본 발명은 상기한 바와 같은 기술적 배경 하에서 종래의 문제점을 해결하기 위한 것으로서, 램프 구동 전류의 온/오프 주파수를 조절하여 램프의 휘도를 제어하는 액정 표시 장치용 인버터 장치를 제공하며, 특히, 타이밍 제어부에서 출력되는 수직 시작 신호에 따라 램프의 온/오프를 결정하는 펄스폭변조 신호를 동기화시킨 액정 표시 장치용 인버터 장치를 제공하는 것을 목적으로 한다.

【발명의 구성 및 작용】

<20> 상기한 목적을 달성하기 위한 본 발명의 액정 표시 장치용 인버터 장치는,

<21> 충전과 방전을 주기적으로 반복하여 삼각파 신호를 생성하는 삼각파 발생 수단;

<22> 수직 시작 신호가 입력될 때마다 상기 삼각파 발생 수단의 삼각파의 발생을 리셋시키는 삼각파 리셋 수단; 및,

<23> 상기 삼각파 발생 수단에서 생성된 삼각파 신호와 디밍 신호를 비교하여 소정의 온/오프 듀티비를 갖는 펄스폭변조 신호를 생성하는 비교 수단을 포함한다.

<24> 상기 설명한 본 발명의 액정 표시 장치용 인버터 장치에서는 상기 삼각파 리셋 수단이 수직 시작 신호가 입력될 때마다 삼각파의 발생 시점을 리셋시킴으

로써 수직 시작 신호의 펄스가 발생할 때마다 상기 비교 수단은 상기 수직 시작 신호에 동기화시켜서 소정의 온/오프 듀티비를 갖는 펄스폭변조 신호를 생성하며, 결과적으로, 상기 펄스폭변조 신호를 이용하여 만들어지는 램프 구동 신호의 구동 주파수가 수직 시작 신호의 타이밍에 동기화될 수 있다. 따라서, 상기 수직 시작 신호의 주파수와 램프의 구동 주파수의 차이로 인한 맥놀이 현상이 제거될 수 있다.

<25> 상기 설명된 본 발명의 목적, 기술적 구성 및 그 효과는 아래의 실시예에 대한 설명을 통해 보다 명백해질 것이다.

<26> 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

<27> 본 발명에 대해 설명하기 전에, 본 발명의 인버터 장치가 적용되는 액정 표시 장치의 패널 구조에 대해 설명한다. 도 1은 본 발명의 인버터 장치가 적용되는 액정 표시 장치의 패널 구조를 개략적으로 나타낸 도면이며, 상기 패널 구조에서는 램프가 패널의 에지에 설치되는 에지 발광 방식이 사용되고 있다.

<28> 상기 도 1을 참조하면, 본 발명이 적용되는 액정 표시 장치(900)는 인가된 화상 신호에 따라 화면 상에 영상을 표시하는 액정 표시 모듈(700)과, 상기 액정 표시 모듈(700)을 수납하기 위한 전면 케이스(810) 및 배면 케이스(820)로 구성되어 있다. 상기 액정 표시 모듈(700)은 영상을 표시하기 위한 화면을 포함하는 디스플레이 유닛(710)을 포함한다.

- <29> 상기 디스플레이 유닛(710)은 액정 표시 패널(712), 데이터측 인쇄회로기판(714), 게이트측 인쇄회로기판(719), 데이터측 테이프 캐리어 패키지(TCP : Tape Carrier Package, 이하 'TCP'라 함)(716) 및 게이트측 TCP(718)를 포함한다.
- <30> 상기 액정 표시 패널(712)은 박막 트랜지스터 기판(712a)과 컬러 필터 기판(712b) 및 액정(도시하지 않음)을 포함하며, 화상 신호에 따라 영상을 화면상에 디스플레이한다.
- <31> 보다 구체적으로, 상기 박막 트랜지스터 기판(712a)은 매트릭스 형태의 박막 트랜지스터가 형성되어 있는 투명한 유리기판이다. 상기 박막 트랜지스터의 소스 단자에는 데이터 라인이 연결되며, 게이트 단자에는 게이트 라인이 연결된다. 또한, 드레인 단자에는 투명한 도전성 재질인 인듐 틴 옥사이드(ITO)로 이루어진 화소 전극이 형성된다. 상기 데이터 라인 및 게이트 라인에 전기적 신호가 입력되면, 각 박막 트랜지스터의 소스 단자와 게이트 단자에 전기적 신호가 입력되고, 이들 전기적인 신호의 입력에 따라 박막 트랜지스터는 턴-온 또는 턴-오프되어 드레인 단자로는 화소의 표시 동작을 위한 전기적인 신호가 출력된다.
- <32> 상기 박막 트랜지스터 기판(712a)에 대향하여 컬러 필터 기판(712b)이 구비되어 있다. 상기 컬러 필터 기판(712b)은 광이 통과하면서 소정의 컬러를 표시하도록 하는 색화소인 RGB 화소가 박막 공정에 의해 형성된 기판이다. 상기 컬러 필터 기판(712b)의 전면에는 ITO로 이루어진 공통 전극이 도포되어 있다.
- <33> 상기 박막 트랜지스터 기판(712a)에 형성된 박막 트랜지스터의 게이트 단자 및 소스 단자에 전원이 인가되어 박막 트랜지스터가 턴-온 되면, 화소 전극과 컬러 필터 기판의 공통 전극 사이에는 전계가 형성된다. 이러한 전계에 의해 박막